

Application Note

BIT3193

High Performance PWM Controller

Version 1.00

Notice

Information contained in this document is believed to be accurate and reliable and subject to change without notice.

No part of this document may be copied or reproduced in any form or by any means without the prior written consent of Beyond Innovation Technology Co., Ltd.

The information presented in this document does not form part of any quotation or contract. BiTEK is not liable for any consequence of the usage and/or application of the information contained therein. Publication thereof does not convey nor imply any license under patent or other industrial or intellectual property rights.

This product is not designed for use in life support appliances, devices, or systems where malfunction of this product can reasonably be expected to result in personal injury. BiTEK customers' using or selling this product for use in such applications shall do so at their own risk and agree to fully indemnify BiTEK for any damage resulting from such improper use or sale.

Contents

1.	簡介	1
2.	BIT3193 功能描述	1
2.1.	INN and CMP	2
2.2.	時脈(clock)和三角波產生器(ramp wave generator)	3
2.3.	LOAD 電阻 vs. CTOSC 頻率	3
2.4.	時序圖	4
2.5.	ISEN 和 Timer	5
2.6.	PWMOUT 低頻 PWM 訊號輸出	6
2.7.	BIT3193 初始狀態	8
2.8.	過電壓拑位 (over voltage clamping)	8
2.9.	輸出驅動線路	9
3.	參考外部電路設計	10
3.1.	反饋偵測線路	11
3.2.	ISEN 保護電路	11
3.3.	CLAMP 保護電路	12

List of Figures

圖 2.1	BIT3193 內部方塊圖	2
圖 2.2	誤差放大器和調變	2
圖 2.3	三角波產生器電路	3
圖 2.4	CTOSC 和頻率的關係	3
圖 2.5	LOAD 腳位連接一個電阻	4
圖 2.6	LOAD 電阻 vs. CTOSC 頻率飄移	4
圖 2.7	BIT3193 調變方法	4
圖 2.8	ISEN 腳位和 TIMER 腳位	5
圖 2.9	ISEN 腳位的延遲時間(delay time)	6
圖 2.10	TIMER 腳位和 ISEN 腳位的電路關聯圖	6
圖 2.11	低頻 PWMOUT 輸出電路圖	7
圖 2.12	MODE vs. PWMOUT	7
圖 2.13	PWMOUT 的最大脈波寬度限制	8
圖 2.14	CLAMP 腳位的內部電路圖	9
圖 2.15	Delay of CLAMP protection	9
圖 2.16	BIT3193 輸出驅動	10
圖 3.1	BIT3193 電源電路設計	10
圖 3.2	反饋偵測	11
圖 3.3	ISEN 保護電路	11
圖 3.4	拑位電路參考線路	12

List of Tables

表 2-1 BIT3193 initial state 8

PATTEK Confidential
Preliminary

BIT3193 Application note

Edit by: Bill Huang

摘要

碩頡科技(Beyond Innovation Technology Inc, BiTEK)新開發的通用型脈波寬度調變(pulse width modulation, PWM)控制器，是一種具有兩個輸出訊號且相位相差 180 度。其內建精簡的另一組低頻 PWM 產生器可以視需要的使用者，提供更方便使用。BIT3193 內建的栓鎖(latch-off)保護功能，可以增加系統的可靠度，內建的軟啟動(soft-start)功能可以降低系統開機時的突波電流(inrush current)和簡化周邊電路的設計。如此高整合度的設計使 BIT3193 具有優越性能和低價的優勢。

1. 簡介

通用型的 PWM 控制器適用於許多不同的應用場合，尤其是切換式電源供應器(switching power supply, SMPS)更是普遍的大量使用，其具有較傳統的線性式調節器(linear regulator)具有較佳的優點。

對於各種不同拓樸(topology)結構的應用到 BIT3193 的電路轉換器設計而言，其通常皆以輸出電壓反饋(feedback)到誤差放大器(error amplifier)的輸入端，以比較一個參考的電壓訊號，並經由誤差放大器的補償電路輸出一個誤差訊號(error signal)，此一誤差訊號然後和一個三腳波訊號做比較，以調變成 PWM 訊號，並經由邏輯(logic)分相電路將此一 PWM 訊號轉換成兩個輸出訊號，且其相位差 180 度，並輸出到功率級。

在各種轉換器的設計上，除了基本的回授控制外，一些其他支援的功能仍是受歡迎的，像是不需反饋系統的 DC/PWM 轉換電路，可以被應用於訊號的指示器或簡單的開/閉(ON/OFF)電路控制。

為了避免當切換式電源供應器開機時瞬間的突波電流，通常會使用一個軟啟動的電路，且此一軟啟動電路通常會內建於控制器內，除了可以增加系統的可靠度外，並可以減少外部周邊元件的使用。栓鎖電路的使用可以將系統做一關閉的功能，可以避免系統發生問題時所引起的嚴重問題。箝位(clamp)電路可以提供一個快速響應的迴路，可以箝制系統剛開啟時的高壓輸出。CMOS製程的設計可以使控制器消耗較低的功率和操作於較高的效率。

2. BIT3193 功能描述

如圖 2.1 所示是 BIT3193 的內部方塊圖，其內部方塊圖的詳細描述如以下章節。

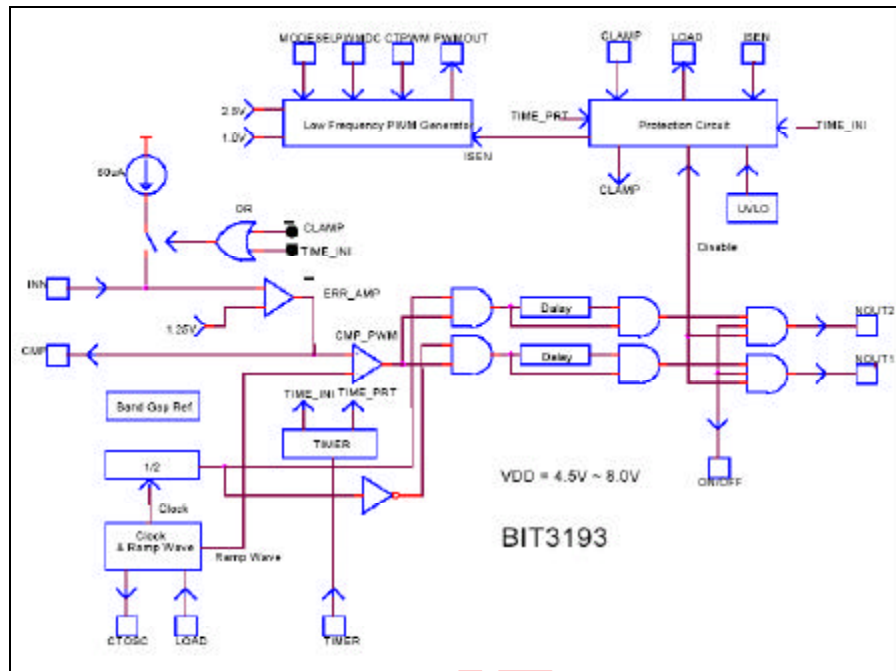


圖 2.1 BIT3193 內部方塊圖

2.1. INN and CMP

如圖 2.1 所示為 BIT3193 的內部方塊圖,其中 INN 腳和 CMP 腳是其內部誤差放大器的輸入端和輸出端,另外 PWM 的產生是由一個三角波和一個直流電壓(DC voltage)比較而得。誤差放大器的設計需要搭配外部的電阻和電容元件,其主要功用為補償整個閉迴路系統的穩定度。另外三角波的輸出是由 CTOSC 所產生的。在誤差放大器的操作方面而言,INN 腳位的功能主要是接受反饋訊號並和其內部誤差放大器的 1.25V 做比較,並經由誤差放大器的補償作用,以穩定系統。BIT3193 的 1.25V 內部參考電壓源為 ±3%。

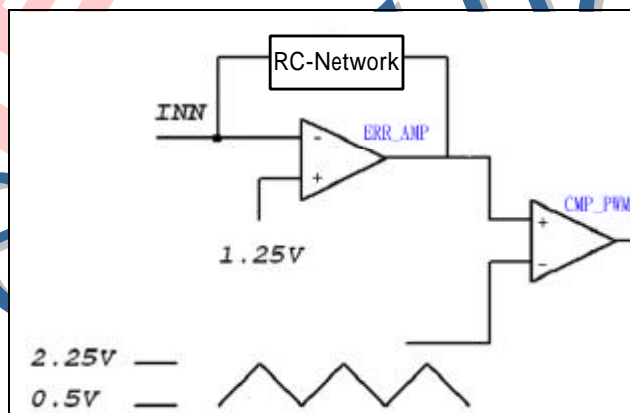


圖 2.2 誤差放大器和調變

2.2. 時脈(clock)和三角波產生器(ramp wave generator)

當將一個電容器連接到 CTOSC 腳位，其會輸出一個三角波的波形，其設計的方式可以參考圖 2.3。其動作方式為設定 0.5V 和 2.25V 兩個比較電壓，並配合兩個電流源的充電和放電以產生需要的三角波，其電容值和頻率的關係如圖 2.4 所示。

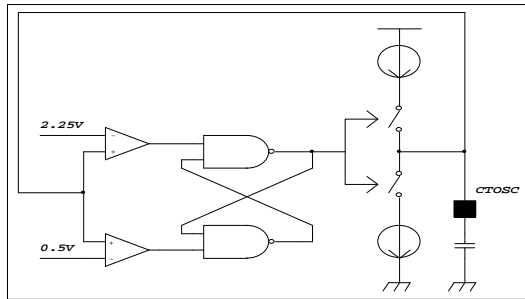


圖 2.3 三角波產生器電路

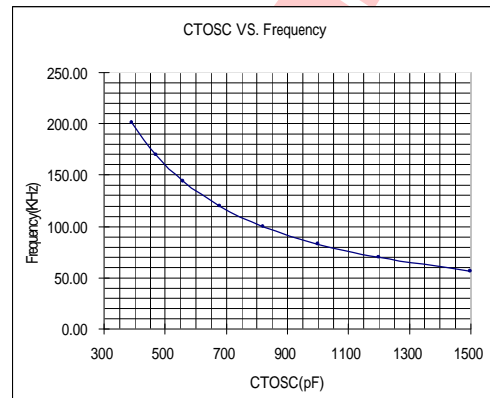


圖 2.4 CTOSC 和頻率的關係

頻率產生器的計算公式可以參照以下等式，

$$F_{\text{HFPWM}} = \frac{K_{\text{HF}}}{C_{\text{CTOSC}}}, K_{\text{HF}} = 8.2e-5$$

假如所需要的輸出頻率值為 50kHz，其所設定的三角波頻率值為 100kHz，因此可以得到以下等式，

$$100\text{kHz} = \frac{8.2e-5}{C_{\text{CTOSC}}}$$

如上等式所示，其選擇連接在 CTOSC 上的電容值為 820pF。

當考慮到溫度因素和電容器的誤差值，可以選擇 NPO 的材質，其一般的規格為 $\pm 5\%$ ，而 BIT3193 的規格為 $\pm 3\%$ ，總誤差值會變成 $\pm 8\%$ ，當考慮操作於 50kHz 的頻率下， $\pm 8\%$ 的誤差值就是 $\pm 4\text{kHz}$ 。

2.3. LOAD 電阻 vs. CTOSC 頻率

如圖 2.5 所示，當將一個電阻連接到 BIT3193 的 CTOSC 腳位，其可以支援較高的啟動頻率設計，而 LOAD 腳位的功能是由 ISEN 所控制的。其操作方式為當 ISEN 低於 1.3V 時，在 LOAD 腳位的內部開關是關閉(closed)的，因此 BI3193 會書屋一個較高的頻率值，當 ISEN 高於 1.3V 時，在 LOAD 腳位的內部開關是打開(opened)的，因此 BI3193 會書屋一個較高的頻率值。其關係如下圖 2.6 所示。

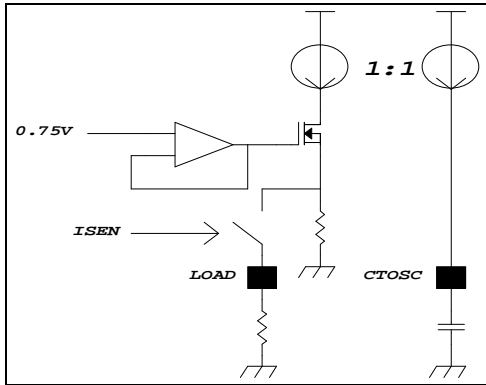


圖 2.5 LOAD 腳位連接一個電阻

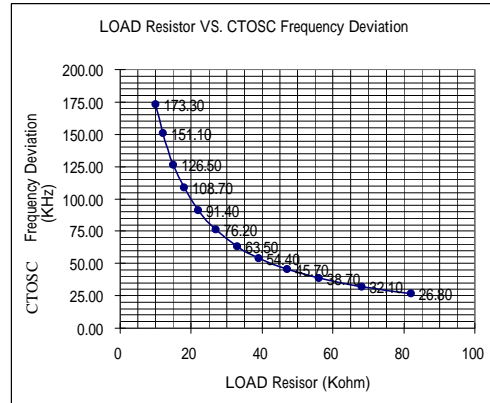


圖 2.6 LOAD 電阻 vs. CTOSC 頻率飄移

其頻率飄移度的計算如下等式所示

$$\Delta F_n = \frac{\Delta F_{100\text{kHz}} \times F_n}{100\text{KHz}}$$

當 CTOSC 選擇在 100kHz 的操作頻率下，且啟動頻率為 140kHz 時，其頻率飄移度 F_n 為 40kHz，因此選擇連接到 LOAD 腳位的電阻為 51 KO。

2.4. 時序圖

BIT3193 的輸出 PWM 訊號是由三角波和誤差放大器所決定的，此一比較方式稱為脈波寬度調變(pulse width modulation)，請參考如圖 2.7。另外外了避免短路線像的發生，須把 NOUT1 和 NOUT2 做一足夠的時間延遲(Delay)。

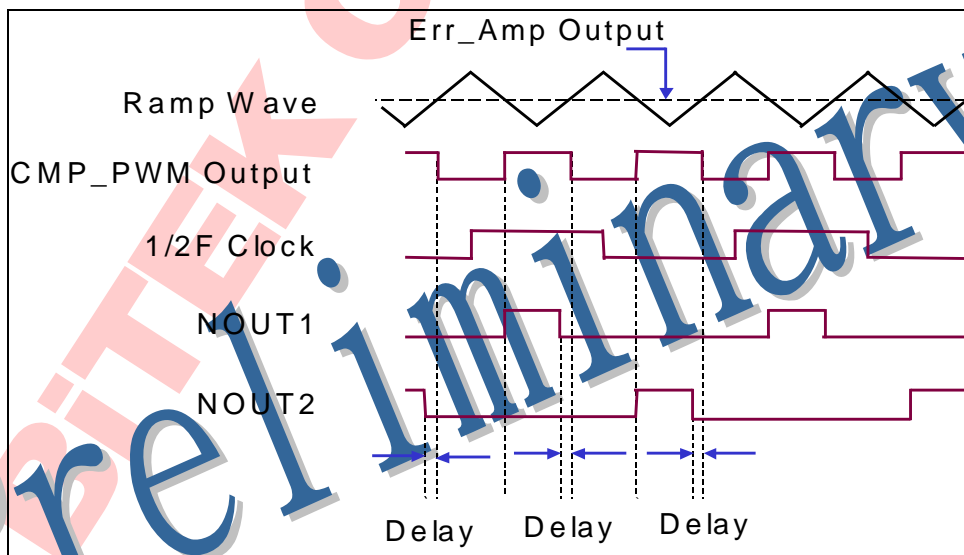


圖 2.7 BIT3193 調變方法

2.5. ISEN 和 Timer

TIMER 的接線方式係以一電容器對地連接，其內部會產生一個電流源對此一腳位充電，充電的時序圖如下圖 2.8。首先輸入一個高於 1V 的電壓到 ON/OFF 腳位以啟動 BIT3193，且當 TIMER 腳位的充電電位不高於 0.5V 時和 ISEN 腳位沒有偵測到任何訊號時，此一狀態稱為導通延遲時間(turn on delay time)，並且 NOUT1 和 NOUT2 無輸出訊號。第二個時序為 TIMER 腳位持續充電到略低於 2.5V 時，NOUT1 和 NOUT2 會有訊號的輸出。第三個時序為 TIMER 腳位充電至大於 2.5V 時且 ISEN 腳位仍然尚未偵測到任何訊號，BIT3193 會計數 32 個 CTPWM 所震盪的週期，如果 ISEN 腳位仍然尚未偵測到任何訊號，則 BIT3193 會將其輸出 NOUT1 和 NOUT2 關閉。

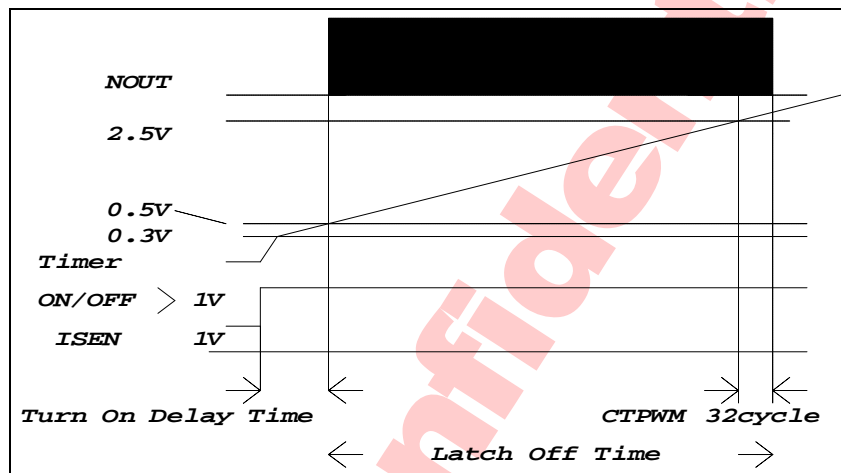


圖 2.8 ISEN 腳位和 TIMER 腳位

如圖 2.9 為當 TIMER 腳位高於 2.5V、ISEN 腳位高於 1.3V 且 NOUT1 和 NOUT2 具有正常輸出時的情形。當下一個狀態為 ISEN 腳位所偵測到的電位變成低準位時，BIT3193 會啟動其計時功能，並計時 32 周的 CTPWM 的時間，若是 ISEN 的電位尚未回復到高於 1.3V，則 BIT3193 會將其輸出腳 NOUT1 和 NOUT2 做栓鎖(latch-off)關閉。

Preliminary

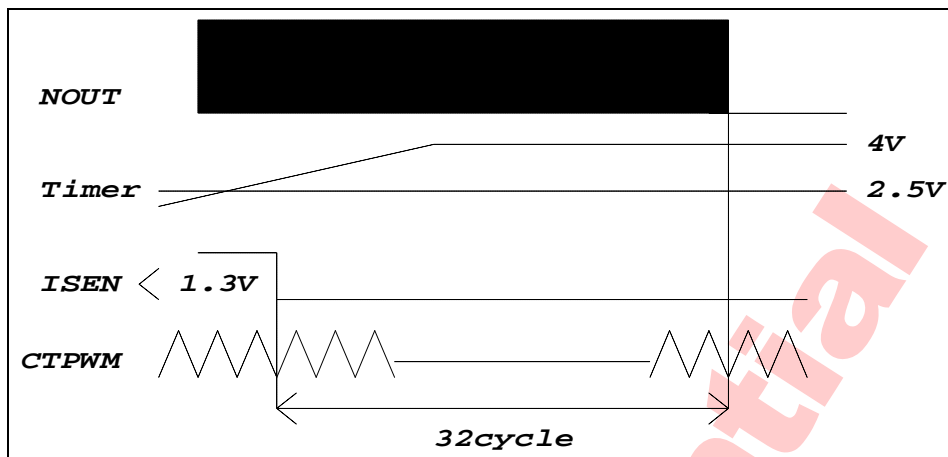


圖 2.9 ISEN 腳位的延遲時間(delay time)

此一方式的電路設計如下圖 2.10 所示。其中 TIMER 腳位會和 2.5V 做一比較而 ISEN 腳位會和 1.3V 做一比較個別地，若是如上文所討論的故障發生時並經過 32 周的計時，栓鎖電路(Latch Circuit)會將 BIT3193 輸出關閉。

此外，BIT3193 提供一個 ON/OFF 腳位作為外部訊號關閉/啟動的控制，其比較電位為 1.0V，如圖 2.10 所示。尤其需要注意的是，此一 ON/OFF 腳位有一個內建 80k 的對地電阻，因此當供應到 BIT3193 的電源電壓為 5V 時，則可以串接一個 200k 的電阻介於 BIT3193 的 VDD 腳位和 ON/OFF 腳位，如此可以使得此一 ON/OFF 腳位得到大約 1.42V 的電壓，而開啟 BIT3193。通常此一 ON/OFF 的腳位會需要一個並聯的電容器連接到地端，以避免雜訊所引起的誤動作。

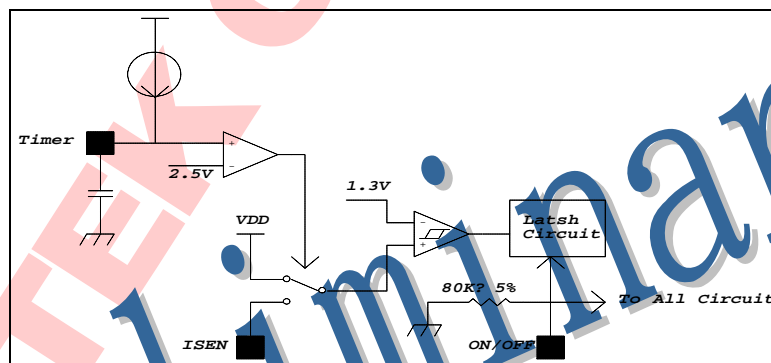


圖 2.10 TIMER 腳位和 ISEN 腳位的電路關聯圖

2.6. PWMOUT 低頻 PWM 訊號輸出

低頻 PWM 波的實現方式如下圖 2.11 所示。三角波訊號的最高值和最低值個別為 2.5V 和 0V，其頻率的控制是由連接到 CTPWM 的電容質所決定的，而 PWMOUT 輸出的脈波寬度(duty cycle)則是由輸入到 PWMDC 的直流電壓和 CTPWM 的三角波比較得到的。最後，PWMOUT 輸出的 PWM 波的極性是由 MODE 腳位所設定的

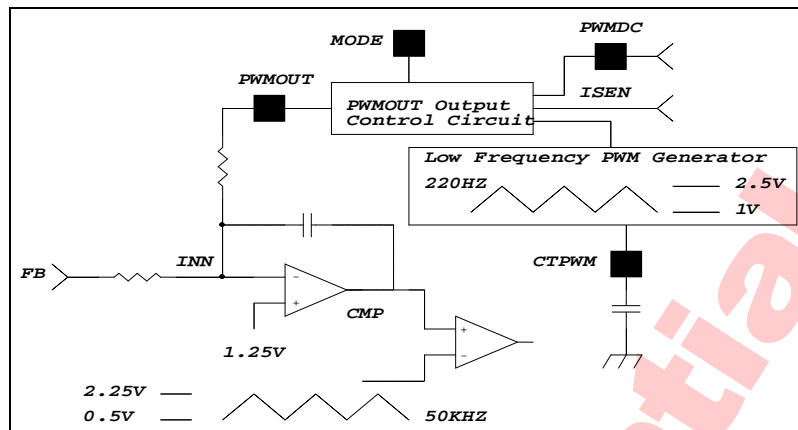


圖 2.11 低頻 PWMOUT 輸出電路圖

如圖 2.12 所示是當 ISEN 腳位高於 1.3V 時 PWMOUT 腳位輸出電壓的訊號波形。可以觀察到的是，當 MODE 腳位連接到地端時，PWMOUT 的脈波寬度正比於 PWMDC 的電壓高度，反之，當 MODE 腳位連接到一個高準位時(例如，IC 的電源腳位)，則 PWMOUT 的脈波寬度反比於 PWMDC 的電壓高度。其 CTPWM 所連接的電容器通常為一個 0.022uF，可產生大約為 220Hz 的三角波頻率，且若選用的電容器材質為 X7R 時，可以避免降低環境溫度飄移時所造成的頻率飄移。

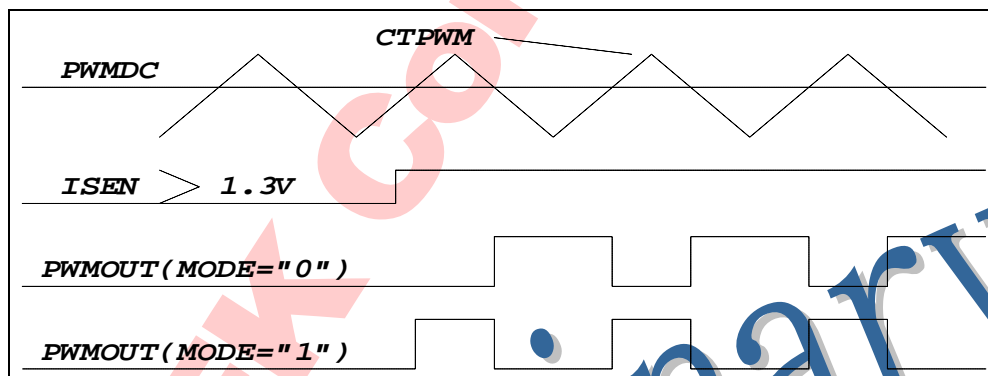


圖 2.12 MODE vs. PWMOUT

如下圖 2.13 所示為 PWMOUT 的最大脈波寬度限制的說明圖。其目的為防止脈波寬度為全部高準位時所造成的異常現象。

Preliminary

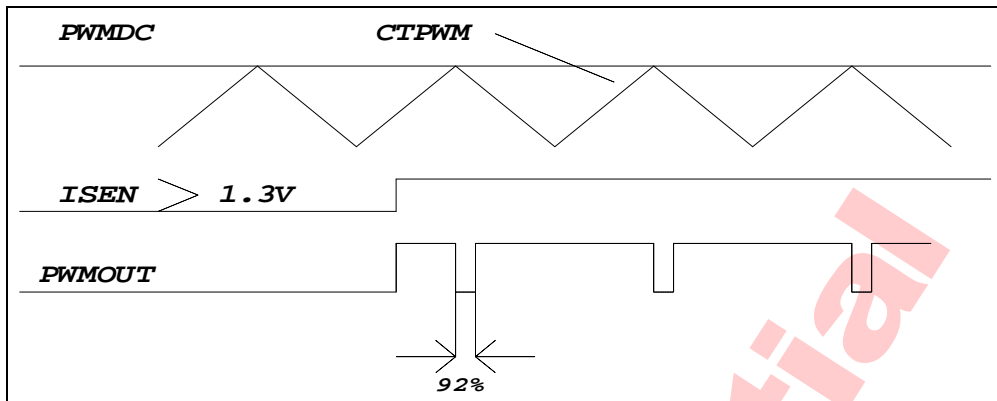


圖 2.13 PWMOUT 的最大脈波寬度限制

2.7. BIT3193 初始狀態

如表 2-1 所示為供應電壓到 BIT3193 時的初始狀態。在初始狀態時，BIT3193 內部會有一個大約 60uA 的電流流到 INN 腳位，因此會使誤差放大器的輸出腳 CMP 變成低準位，使 BIT3193 的兩個輸出腳 NOUT1 和 NOUT2 輸出低準位的訊號，而高頻的三角波震盪器和低頻的三角波震盪器會維持正常的工作情形。

表 2-1 BIT3193 初始狀態

Pin Number	Pin Name	Status
1	INN	Force to VDD (With ~ 60uA current source)
4	CTOSC	Normally run
8	NOUT1	Forced to GND
9	NOUT2	Forced to GND
11	PWMOUT	Floating
12	CTPWM	Normally run

2.8. 過電壓柑位 (over voltage clamping)

請參考如下圖 2.14 所示，其為 BIT3193 的 CLAMP 腳位的內部電路設計。其 CLAMP 腳位的比較點為 2V，因此當輸入到 CLAMP 腳位的電壓高於 2V 時，BIT3193 內部會有一個 60uA 的電流源輸出到 INN 腳位，因此會提昇 INN 腳位的電壓值，因此可以減少 CMP 腳位的電壓值，以減低 NOUT1 和 NOUT2 的脈波寬度。

The internal circuit of CLAMP pin in BIT3193 is designed by comparing with 2V, shown as Fig. 14. When a

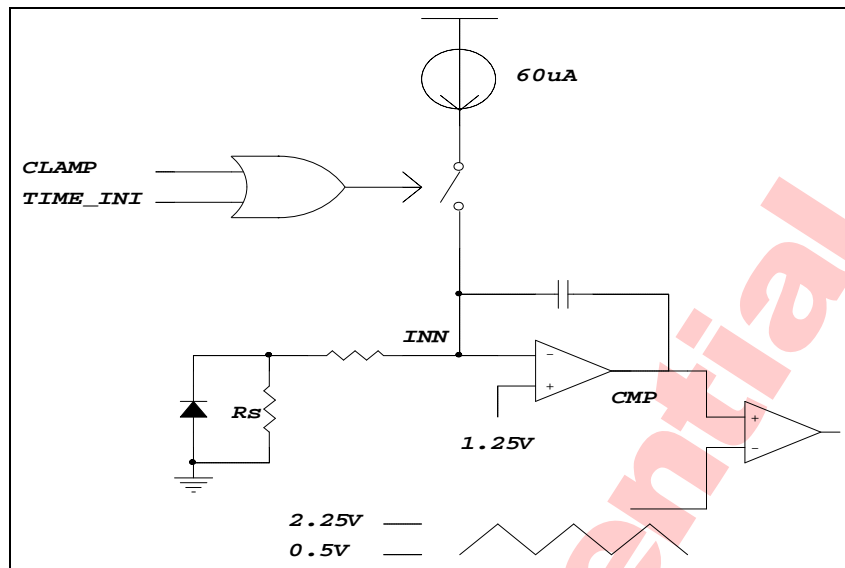


圖 2.14 CLAMP 腳位的內部電路圖

CLAMP 腳位的另一功用為栓鎖(latch-off)保護，可以參照下圖 2.15 所示。假設在正常操作下 CLAMP 腳位偵測到一個高於 2V 的電壓訊號，此時 BIT3193 的內部計時器會對 CTOSC 做一計數的功用，若是計數超過 14 周且 CLAMP 腳位依舊偵測到一個大於 2.0V 的電壓訊號時，BIT3193 會將其輸出腳關閉。

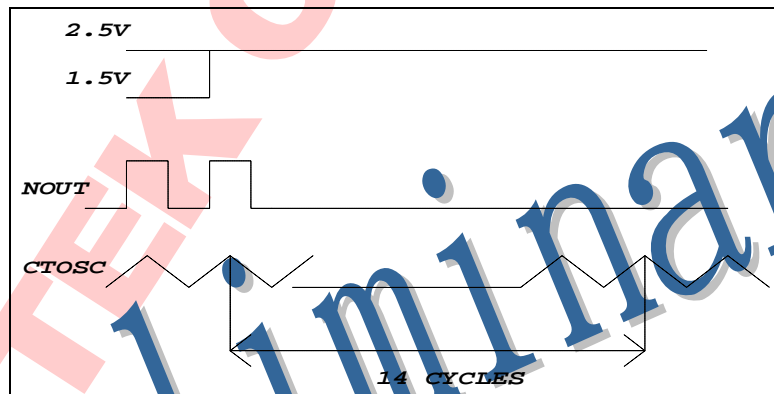


圖 2.15 Delay of CLAMP protection

2.9. 輸出驅動線路

參考如下圖 2.16 所示，BIT3193 的輸出腳是由 ON/OFF、保護線路和高頻的 PWM 訊號所控制。因此當正常工作時，ON/OFF 和保護線路為高準位，所以 BIT3193 的輸出腳可以有正常的 PWM 訊號輸出。

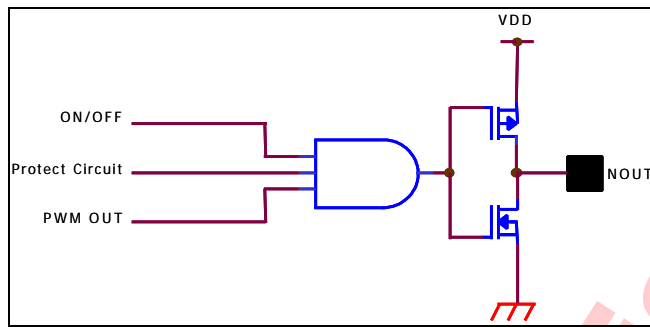


圖 2.16 BIT3193 輸出驅動

3. 參考外部電路設計

如下章節介紹 BIT3193 搭配外部電路使用的應用範例。

BIT3193 的工作電壓範圍為 4.5V~8V，建議的使用操作電壓值是 8V。若是輸入到 BIT3193 的電源電壓腳位低於低電壓栓鎖(under voltage lockout, UVLO)的準位(3.8V)，BIT3193 會關閉。當輸入到 BIT3193 的電源電壓腳位高於 UVLO 的電位時(4V)，且 ON/OFF 電位高於 1V 時，則 BIT3193 會被啟動。

如下圖 3.1 所示是一個定電壓輸入到 BIT3193 的電路，其功能類似一個線性調節器(linear regulator, LDO)，用以提供一個穩定的操作電壓給 BIT3193。此一電路的設計需要小心注意其能供應的電流大小，因此對於 R2 和 D1 的功率額定(power rating)需要計算清楚，尤其是輸入電壓做全範圍變動時的情形。電容器 C3 主要作為 BIT3193 電源的穩壓和濾波的功用，其放置的位置需盡量靠近 BIT3193。

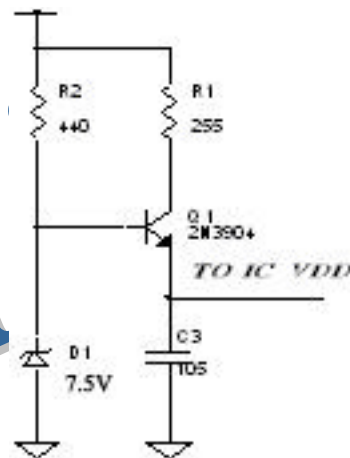


圖 3.1 BIT3193 電源電路設計

3.1. 反饋偵測線路

如下圖 3.2 是一個電流偵測線路和反饋控制線路，其負載是操作在交流電流之下。

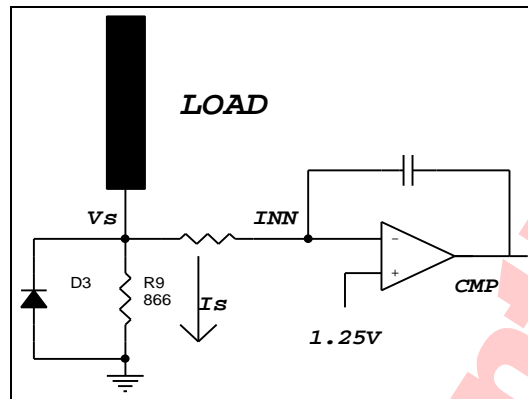


圖 3.2 反饋偵測

其負載電流的大小可以以下等式得知

$$I_s = \frac{V_s}{R9}$$

$$V_s = \left(\frac{1.25V + \frac{VD}{2}}{\sqrt{2}} \right) \times P$$

當 R9 為 866Ω 時，登管電流大約為 4.1mA。

3.2. ISEN 保護電路

如下圖 3.3 所示為一個交流電流的偵測線路，其中取樣電路中的電阻 R9 和二極體 D3 用以取樣正半周的電流值，而電阻 R8, R10 和電容 C8 所形成的低通濾波器主要用來濾除取樣電路取得波形的漣波。因此可以得知，此一保護線路為當負載開路時，其 ISEN 的腳位低於 1.3V 而使 BIT3193 啟動其保護功能，而將其輸出腳位 NOUT1 和 NOUT2 關閉。

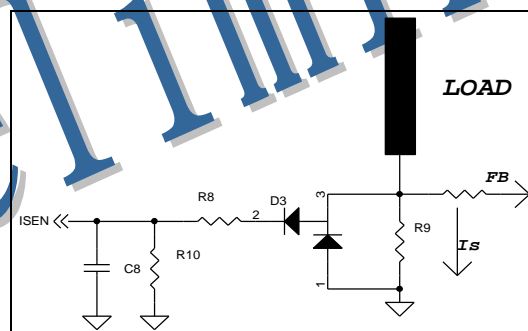


圖 3.3 ISEN 保護電路

3.3. CLAMP 保護電路

如下圖 3.4 為一钳位電路雌參考線路，其主要用以箝制變壓器的輸出電壓，以避免變壓器太高的輸出電壓而導致損害，其電壓的偵測方式為採用電容器 C2 和 C3 做一降壓處理，並搭配二極體 D2 的使用以連接到 BIT3193 的 CLAMP 腳位，來做處理。

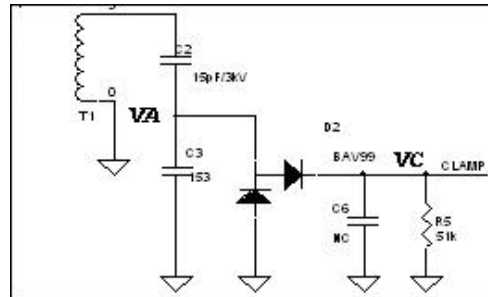


圖 3.4 钳位電路參考線路

钳位電壓計算如以下等式

$$VA_{(p-p)} = VC \times 2VD$$

$$V_{CLAMP(p-p)} = VA_{(p-p)} \times \frac{X_{C2} + X_{C3}}{X_{C3}}$$

PRELIMINARY